

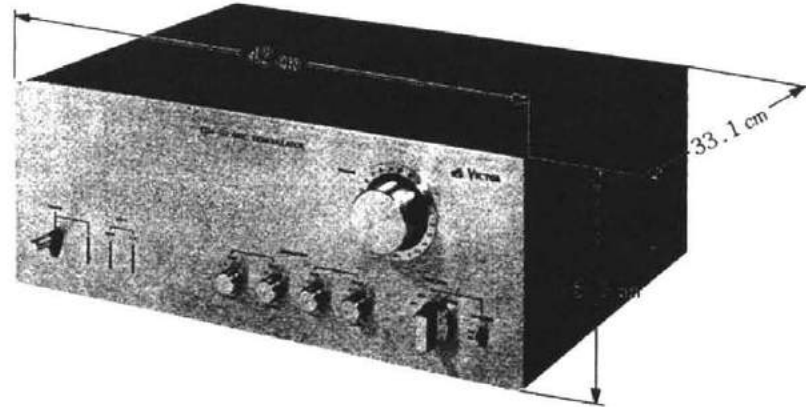


# ビクターステレオサービス

No. 2700

51年 3月

## CD4-50



重量：7.0 kg (ダンボール ケースは含みません)

### 規格

| 項 目       | 内 容                                     | 項 目      | 内 容                                      |
|-----------|---|----------|--|
| 型式        | CD-4ディスク デイモジュレ<br>ーター                  | 定格出力レベル  | 250mV                                    |
| 使用半導体     | IC：6<br>FET：4<br>トランジスター：92<br>ダイオード：50 | 遅延時間可変範囲 | 0～50 $\mu$ Sec (5 $\mu$ Sステップ)           |
| 周波数特性     | 20～18,000Hz                             | 最大許容入力   | 250mV (at 1kHz)                          |
| 入力インピーダンス | 100K $\Omega$                           | 消費電力     | 20W (安全規格)                               |
| 入力レベル     | 1～10mV (at 1kHz)<br>1～10mV (at 30kHz)   | 電源電圧     | AC 100V, 50/60Hz<br>(120V 配線変更可能)        |
|           |   | ヒューズ定格   | 0.5A (3本)                                |
|           |   | 電源コンセント  | 100W 1個 (電源スイッチと<br>連動)<br>100W 1個 (非連動) |

(注) 規格内容は改善のため予告なく変更することがあります。

日本ビクター株式会社 ステレオ事業部

## 特長

### ■ 完璧な完成度のPLL復調回路

CD-4 デイモジュレーターの中の心臓部とも言うべき復調回路に、プロ用に開発したCD4-1000の技術をフルに生かした結果、PLL (フェイズ・ロックド・ループ) に専用ICのCD4-392を搭載した復調回路は、その完成度を完璧なまでに高めることに成功しました。PLLの機能を100%発揮させるためのDNRS (ダイナミックノイズリダクションシステム) は、あらゆるCD-4用レコードに対し安定な動作を保証します。

### ■ あらゆるCD-4用カートリッジを使いこなす、遅延時間コントロールユニット

前・後のチャンネルの分離度を上げるためには、和信号(通常のステレオ信号)と差信号(30KHzのFM/PM波の復調信号)とのレベルと位相が一致しなければなりません。これまでのデイモジュレーター CD4-30、CD4-10等ではレベルを調節するツマミを取り付け、位相については、レコードのカッティング時点で補正をしていました。ところが、種々のカートリッジによっても、その補正すべき量がわずかに変わるため、遅延時間コントロールユニットを採用することにより、あらゆるCD-4用カートリッジに対してより良好な分離度が得られるようになりました。

### ■ 便利なマスターボリューム

プリメイン・アンプに4チャンネル用のものをお使いになっている方は問題ないのですが、通常の2チャンネルのプリメイン・アンプを2台使ってCD-4を聞く場合に、ボリュームを2個同時に回さなければならず、大変不便でした。そこでCD4-50では、マスター ボリュームとして、22点クリック付きデイレント・ボリュームを搭載し、そのスムーズな感触とあいまって、大変便利になりました。

### ■ 本格設計のイコライザー回路

±2電源のイコライザー回路には、2チャンネル・プリ・メインアンプとして評価の高いJA-S91のイコライザー部をベースに、CD-4に特に要求される、広い周波数特性、全帯域にわたって平坦な入力インピーダンス特性、帰還回路の高安定性、等を織り込んだ結果、CD4-50をトーン回路のない2chプリアンプとしてお使いいただいても遜色のない実力を秘めています。

### ■ 低歪率ANRS(アンルス=自動雑音低減装置)によってノイズの少ないレコード演奏

ANRSは当社の発売している高級カセット・デッキにすべて採用している評価の高い回路です。ANRSによって雑音を中域で10dB、高域で15dB低減できます。半面この種の回路は、音質に影響を与える可能性のある設計の難しい回路ですが、CD4-50ではANRS回路だけでトランジスタ16石、FET4石、ダイオード20石と部品をたっぷり使った余裕ある設計と、厳重な品質管理の下に、高性能、低歪率ANRS回路を実現しました。

### ■ プリ・アンプとしても使える豊富なファンクション

従来のデイモジュレーターでは、プリ・メインアンプに取り付けるアダプターとしての性格が強かったのですがCD4-50からは設計方針を大きく変え、コンポーネントの一員としての性格を明確にしました。そのためテープ録音用のフィックス出力端子をはじめ、将来のFM4チャンネル放送に備えての補助入力端子、2chプリ・メインと直結できるダイレクト出力端子を装備し、また、回路的にもインバーテッド・ダーリントン回路をマスターボリュームの前後に配置して送り出しインピーダンスを下げ、メイン・アンプとの接続を完璧にしています。そのため、初めから4チャンネルを意識してコンボを組む場合にはプリアンプ代わりにも使える理想のデイモジュレーターです。

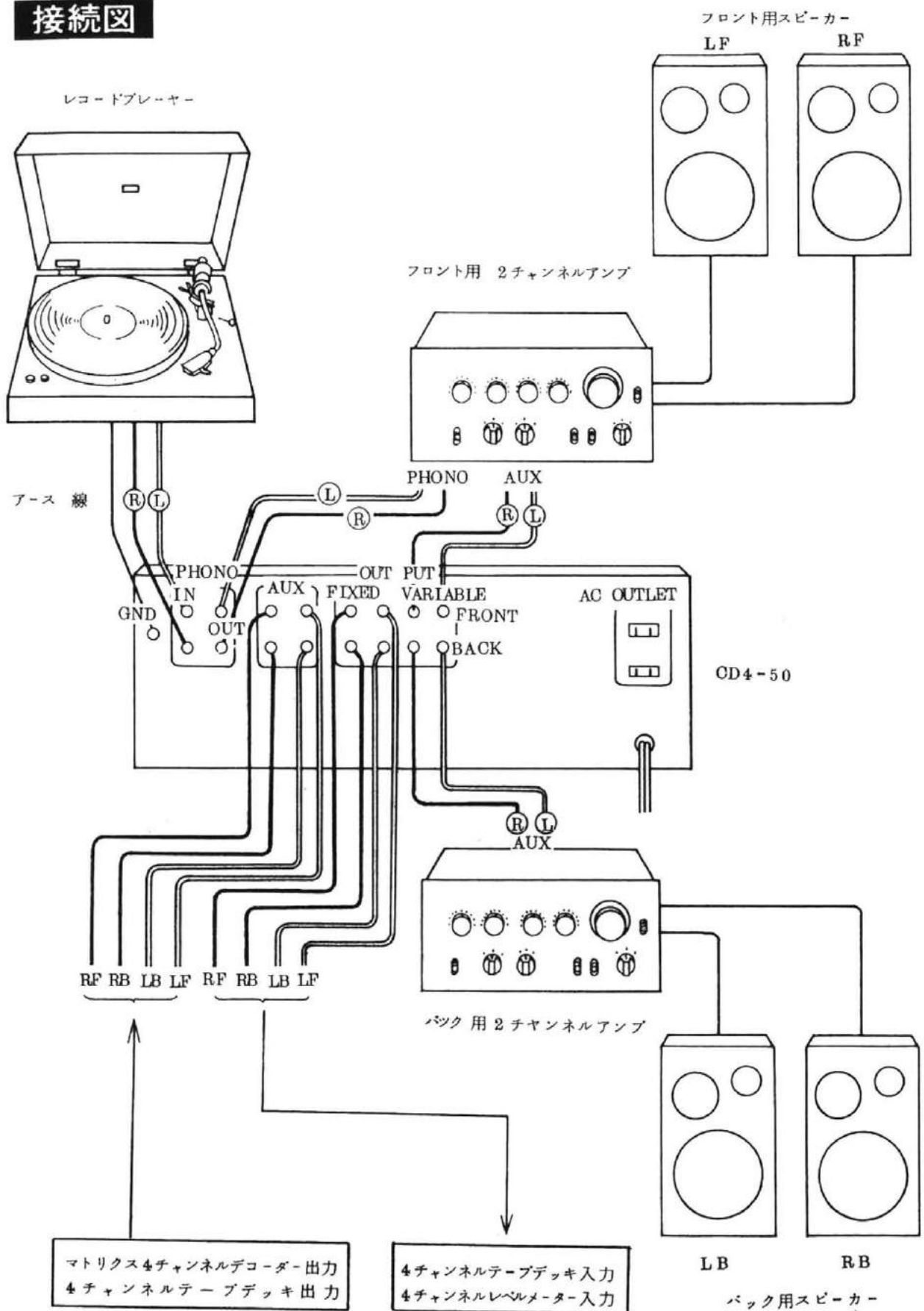
### ■ ハイブレンド スイッチ付

摩耗の激しいレコードに対してはハイブレンドスイッチを入れることによって雑音の少ないレコード演奏が可能です。

### ■ 2系統電源コンセント付

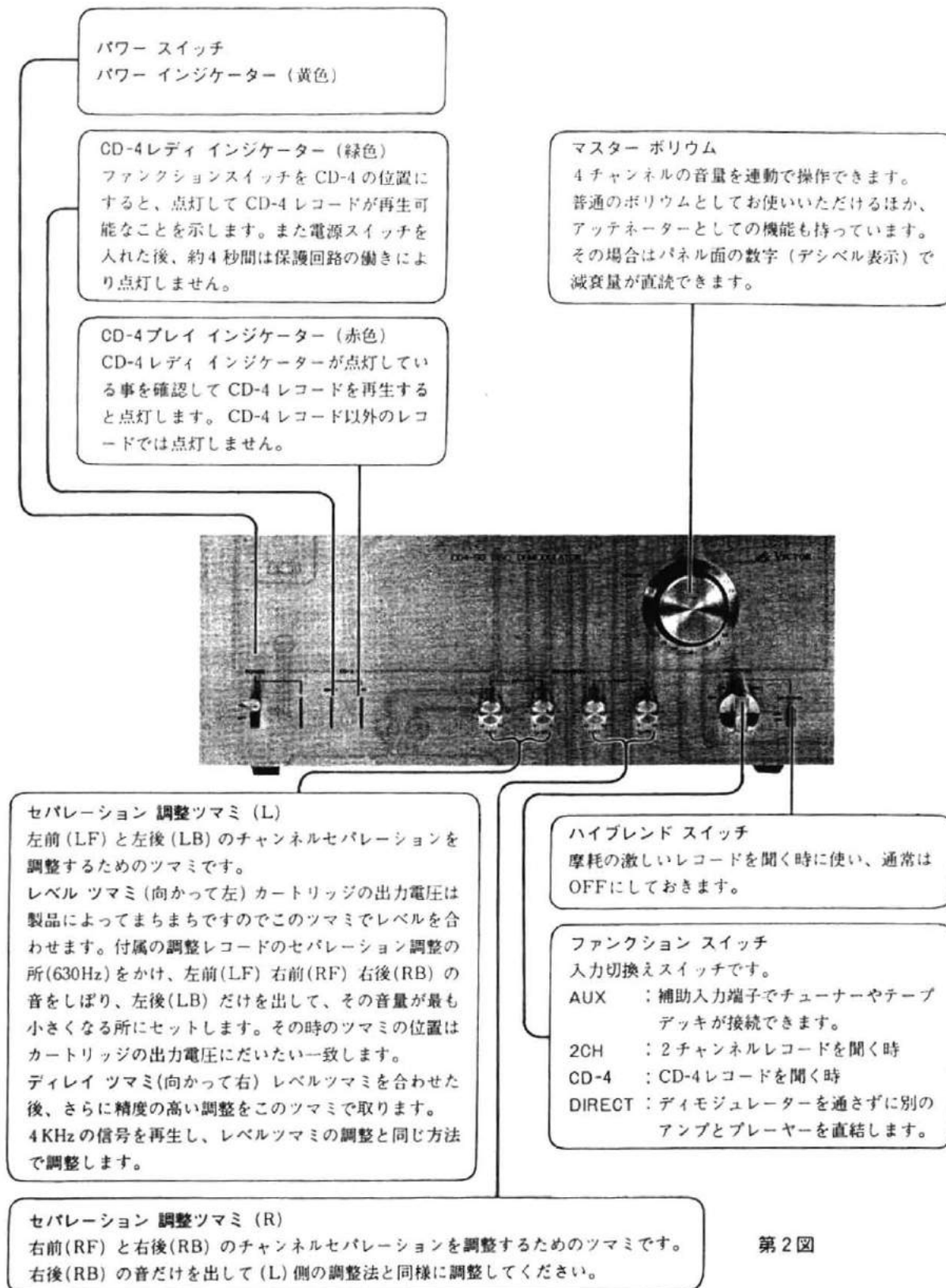
リア・パネルには2個の電源コンセントが付き、うち1個は電源スイッチに連動しています。

接続図



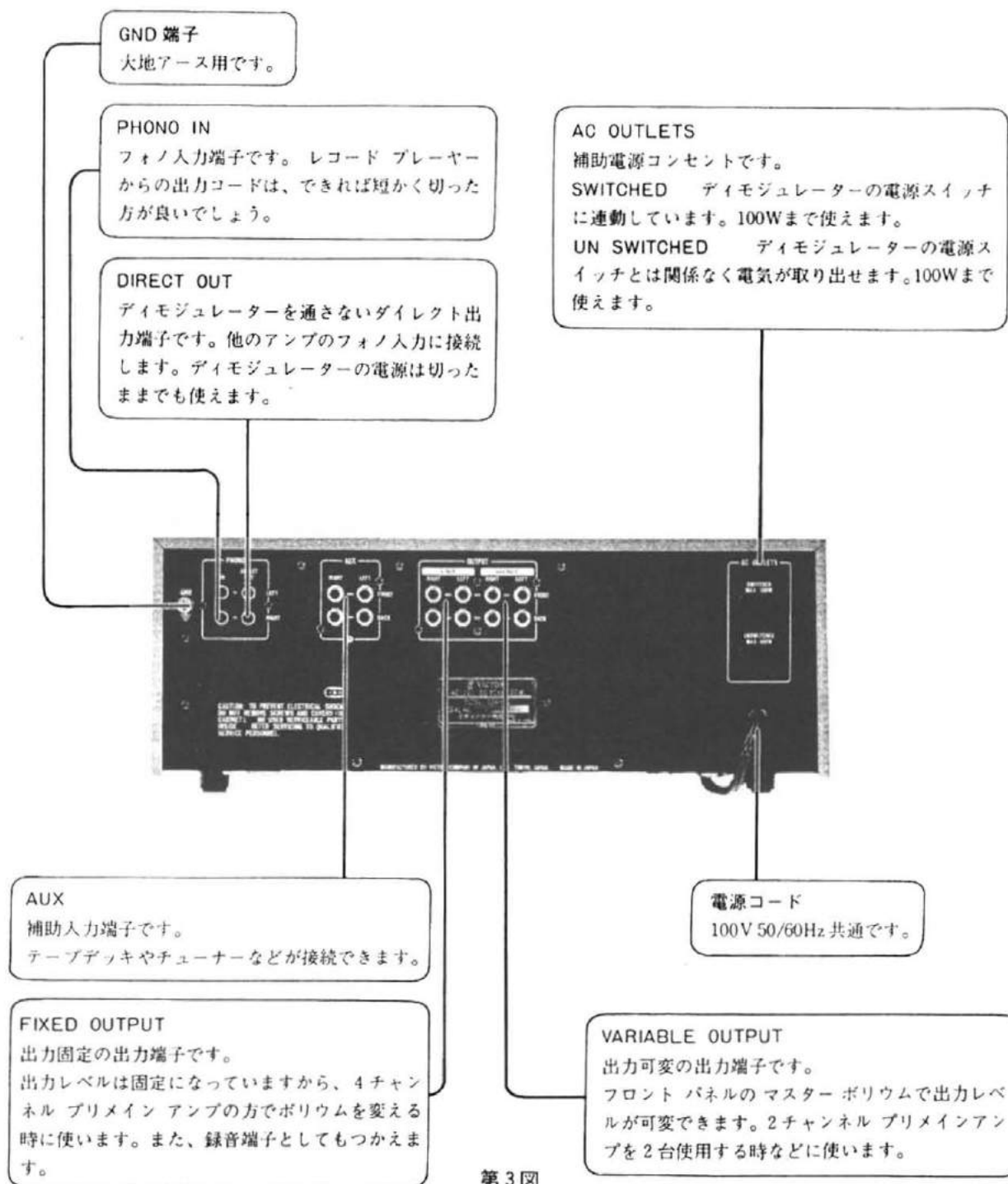
第1図

## ツマミの使い方



第2図

## 接続端子の各部説明

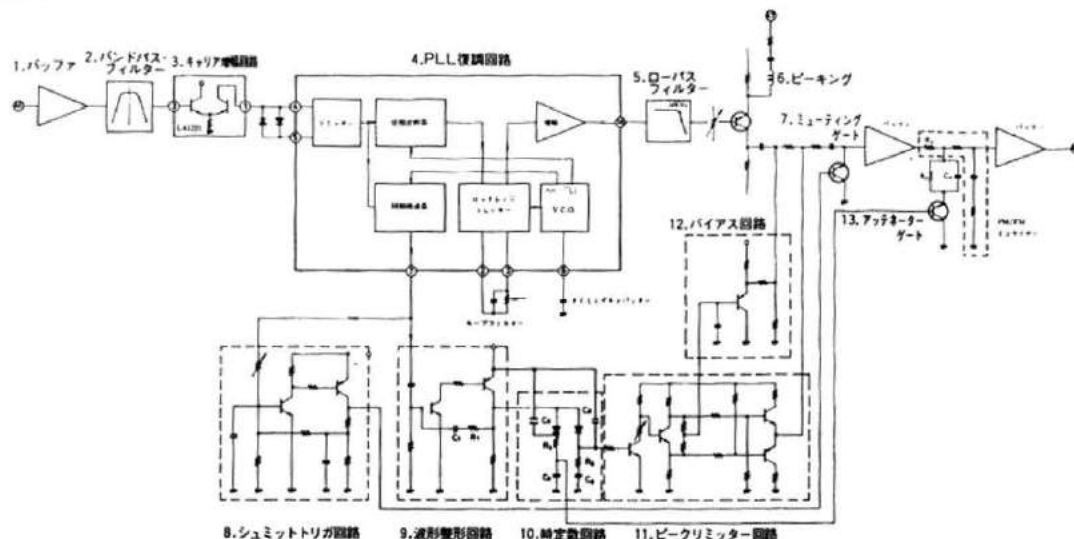


第3図

## 技術解説

### ■ 復調回路

本機の復調回路のブロックダイアグラムを第4図に示します。図に示したブロックの番号順に従って説明します。



第4図 復調回路のブロックダイアグラム

#### 1. バッファ

バンドパスフィルターの入力インピーダンスが2.2K $\Omega$ と低いため、バッファを入れてインピーダンス変換を行っています。

#### 2. バンドパスフィルター

CD4-1000のために開発したフィルターをそのまま使っています。キャリア帯域内の群遅延時間特性が平坦なフィルターですので復調時の歪率低減に効果があります。

#### 3. キャリア増幅回路

FM・IF増幅用のモノリシックICで、入力インピーダンスが低く、出力インピーダンスが高いので、この段の増幅およびリミッターには最適です。

#### 4. PLL復調回路

PLL ICにはCD4-392を使っています。IC内部の機能について、くわしくは サービスノートNo.2556 No.2644等をご参照ください。CD4-50では従来行なわれてきた、ロックレンジ・コントロールは行なっていません。また、IC内部の、マトリクス、ANRS AMP (ピン①⑩⑪⑫⑬⑭⑮)はダイナミックレンジの点で使用していません。

#### 5. ローパス フィルター

カットオフ周波数を18KHzに上げ、差信号系のクオリティーをアップしています。

#### 6. ピーキング回路

通常はピーキングを入れた状態で、5のローパスフィルターの出力の周波数特性を補償しています。フロントパネルのハイブレンドスイッチをONにするとピーキングがOFFになり、高域周波数が減衰します。

#### 7. ミューティング ゲート

レコードを演奏しない状態もしくは2chレコードを演奏している時に、8のシュミットトリガ回路の制御信号によりこのゲートが閉じます。

#### 8. シュミットトリガ回路

CD4-392のピン⑦は、同期検波器の出力ですから、PLLループが入力信号にロックしている時には、出力は出ず“L”レベル(+0.4V)、ロックが外れたり、入力信号がなくなると、ビートもしくはVCO出力が出て“H”レベル(+2V)になります。このシュミットトリガ回路は積分時定数を長く取っており、入力信号がない

時にONして差信号出力を遮断するための制御信号を発生します。

■ D.N.R.S. (Dynamic Noise Reduction System)回路 以下9～12を総合してD.N.R.S.回路と呼びます。

#### 9. 波形整形回路

一種のシュミットトリガー回路ですが $R_1$ 、 $C_1$ により交流正帰還をかけて、CD4-392のピン⑦の微分波形を検出していますから、PLLループのロック外れのたびごとに確実にONし制御信号を発生します。

#### 10. 時定数回路

波形整形回路の出力を2種類の時定数で積分します。 $R_2$ 、 $C_2$ 、 $C_3$ で決まる積分時定数の長い方は、アッテネーターゲートに接続され、 $R_3$ 、 $C_4$ 、 $C_5$ で構成される積分回路出力はピークリミッター回路へ供給されます。

#### 11. ピークリミッター回路

PLLは数々の長所と共に、ロックイン、ロックアウト時にパルスノイズが発生するという欠点もあわせ持っています。従来はPLLのロックレンジを積極的にコントロールしてPLLの欠点を長所に変えていましたがCD4-50では音質最重視の設計方針から、ロックレンジは14KHzと十分に広く固定したままでこのピークリミッター回路によってパルスノイズをスライスし、異常音の発生を抑圧します。その際PM/FMイコライザの前の信号出力電圧とCD4-392のピン⑦のパルス数の積分値との間には強い相関がありますので、音質(特)に影響を与えることなく異常音を除去します。

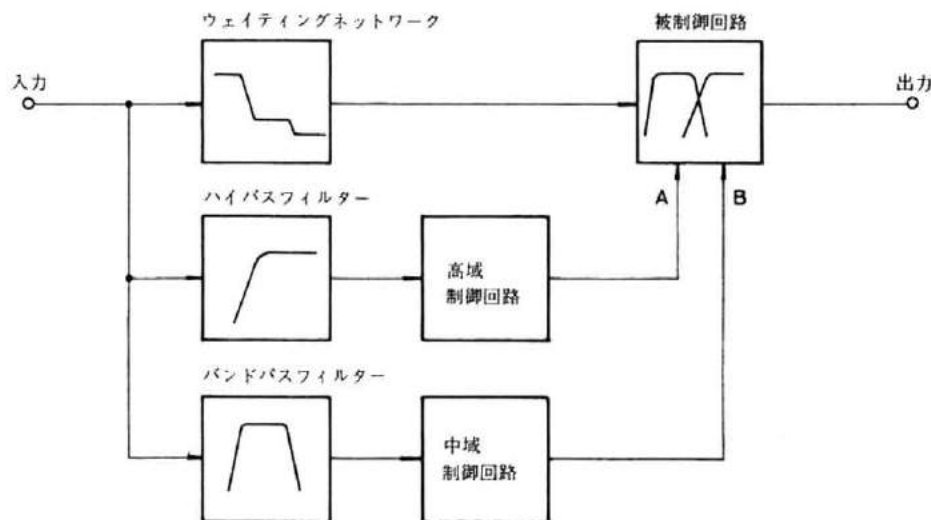
#### 12. バイアス回路

ピークリミッター回路はNPN及びPNPのトランジスターをコンプリメンタリー接続して正負対称のしきい値を設定していますが、通常は両方ともカットオフになっているため、しきい値のセンターの値が不明確になる恐れがあります。そこでこの回路により、ピーク・ピークの平均値の直流バイアスをコンプリのエミッタに供給しています。

#### 13. アッテネーターゲート回路

上述のピークリミッター回路によりほとんどの異常雑音は、原信号を損なわずに抑圧することができますがPLLループが頻繁にロック外れを起すような、摩耗の激しいレコードの場合は $R_4$ 、 $R_5$ 、 $C_6$ で決まる時定数にて信号を最大14dB (10KHz) アナログ的に減衰します。

#### ■ ANRS 回路



第5図 ANRS回路のブロック・ダイアグラム

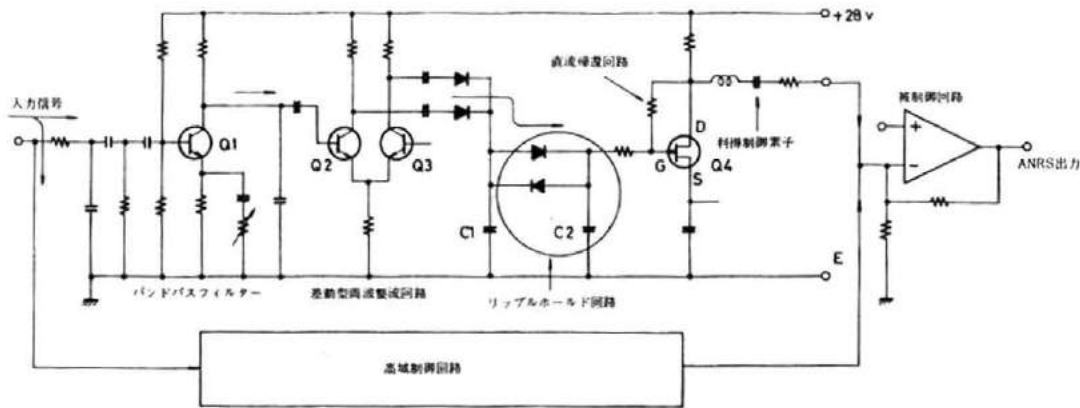
#### 〈ANRSの動作原理〉

第5図にANRS回路のブロックダイアグラムを示します。入力端子に入った信号は、ウェイティングネットワークによって中域(200～2KHz)で10dB、高域(2KHz以上)で15dB減衰した後、被制御回路を通して、ANRSの出力になります。被制御回路は中域制御電圧Bが最大の時に利得が中域で10dB増加し、高域制御電圧Aが最大の時に利得が高域で15dB増加します。従って、ウェイティング・ネットワークと被制御回路との

合成の周波数は、A、Bが共に最大の時に平坦になります。また、Bがゼロの時には、中域の下がった周波数特性になり、Aがゼロの時には、高域の下がった周波数特性になります。制御電圧A、Bは、入力信号をフィルタによって高域成分と中域成分に分け、それぞれを増幅・整流して得ますから、入力信号レベルの大きい時には平坦な周波数特性になり、入力信号レベルの小さい時には中域と高域のレベルが下がり、同時に雑音も中域で最大10dB、高域で最大15dB減衰します。入力信号は、レコードのカッティング時にANRSの逆特性でカッティングされたものですから、出力信号はレベルの大小に関係なく平坦な周波数特性になり、その結果、相対的に雑音だけが減衰する訳です。

〈CD4-50のANRSの特徴〉

CD4-50のANRS回路の一部を第6図に示します。これは第5図のバンドパスフィルタと中域制御回路の部分に相当します。Q<sub>1</sub>がバンドパスフィルタ及び増幅で、 $f_L=160\text{Hz}$ 、 $f_H=1.6\text{KHz}$ 、12dB/octのバンドパスになっており、約22dBの利得があります。

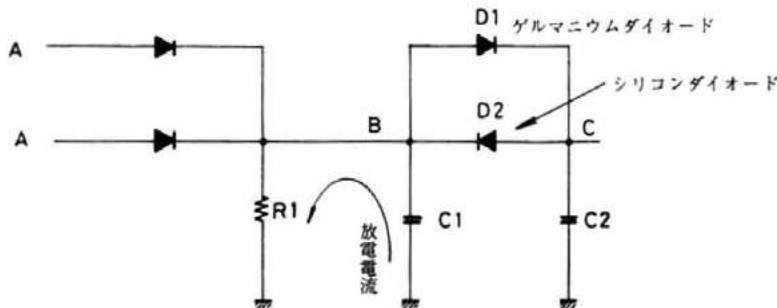


第6図 ANRSの中域制御回路

Q<sub>2</sub>、Q<sub>3</sub>が差動型両波整流回路で、C<sub>1</sub>で平滑された後、リップルホールド回路で完全な直流にされ、Q<sub>4</sub>のFETのゲート電位を制御します。Q<sub>4</sub>はそれによってドレイン・ソース間の抵抗値が変化して、被制御回路の利得を利得制御素子の帯域内(200~2KHz)で、0~10dB変化させます。高域制御回路は、ハイパスフィルタが $f_L=1.6\text{KHz}$ 、12dB/octのもの、利得制御素子が2KHz以上となっています。

〈リップルホールド回路の動作〉

もし平滑回路が完全でなく、整流された直流にリップル分が含まれていると、Q<sub>4</sub>のドレイン・ソース間の抵抗値が脈動し、被制御回路の利得が変動し、音楽信号が変調を受けて歪みが発生します。実際の平滑回路は第7図の様に、R<sub>1</sub>が入られ、C<sub>1</sub>、R<sub>1</sub>による放電時定数(リカバリタイム)が、規格により中域制御回路で100mSec、高域制御系で10mSecと決められており、リップルは原理的に残ります。そこでCD4-50では放電時定数は一定のままでリップルだけを取り去るリップルホールド回路を採用しています。



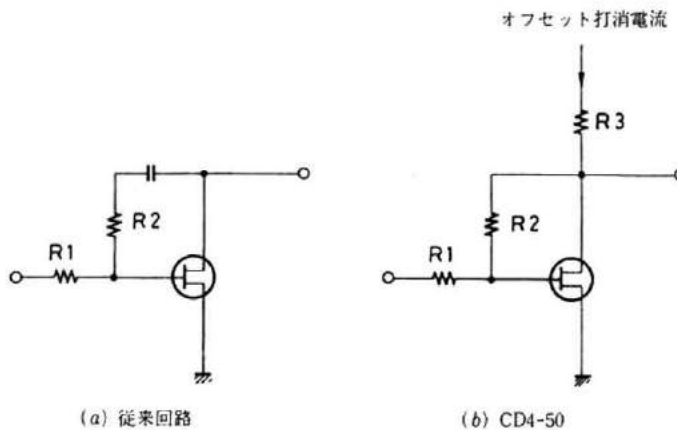
第7図 平滑・リップルホールド回路



いま第7図において、点Aに交流信号（音楽信号）が入力され、点Bに2Vの直流が出たとします。その時C<sub>2</sub>にはゲルマニウムダイオードD<sub>1</sub>を通じて電流が流れ込み、点Cの電位は点Bにくらべて、D<sub>1</sub>の順方向電圧（0.3V）だけ低い1.7Vまで上昇して止まります。この時点Bには必ずリップルが含まれていますから、交流信号の半サイクルごとに2Vより下がる瞬間があります。しかしD<sub>1</sub>が逆バイアスですから点Cにはリップルは現われません。点Cにリップルが現われるためには点Bの電位が点Cの電位にくらべてシリコンダイオードD<sub>2</sub>の順方向電圧（0.7V）だけ低い、1Vまで下がる必要があります。従って、点Bの電位が2Vから1Vまでの間を脈動しても点Cには1.7Vの一定電圧が得られることとなります。点Aの交流信号が零になれば、D<sub>2</sub>がONして、C<sub>1</sub>、C<sub>2</sub>の電荷がR<sub>1</sub>に流れるので放電時定数は規格を満足する早さで立ち下がることのできる訳です。

#### 〈FETの歪みを大幅に下げる直流帰還回路〉

抵抗変化素子としてのFETには、ドレインからゲートに帰還をかけることによって非直線歪みを大幅に下げることができます。第8図(a)は従来回路で採用した帰還回路で交流だけを帰還していますが、(b)のCD4-50では帰還回路を直結にし、低域まで歪みの少ないクリアな音になりました。R<sub>3</sub>は直結によるオフセット電流をキャンセルするための抵抗です。



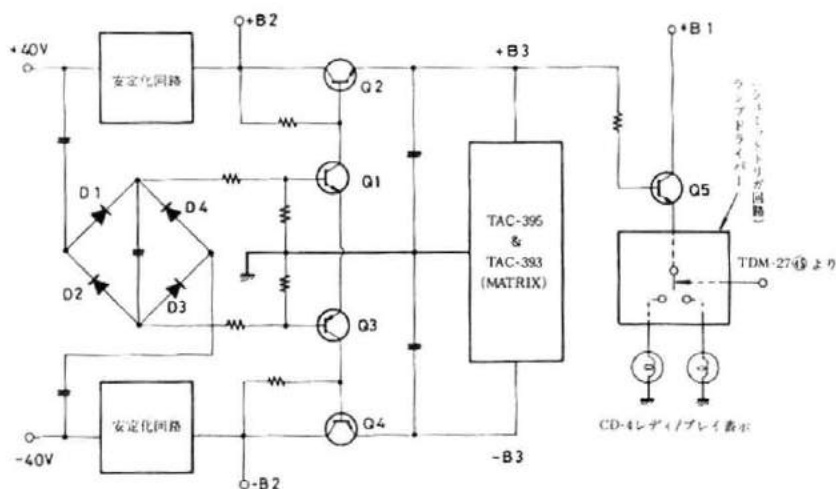
第8図 FETの帰還回路

#### ■ ミューティング回路

CD4-50では、電源スイッチをON、OFFした時のクリックを防止するため、出力ミューティング回路を設けております。この回路はCD4-50のために特に開発したもので、次の様な特徴があります。

- リレーなどの機械接点を用いず、純電子的に行なうためチャタリング等のトラブルがない。
- 電源電圧をシャントする形式であるため、信号経路にミューティング用の半導体が入ることなく、音質を劣化させることがない。

一方、ミューティングの性能はリレーよりやや劣りますが、実用的にはまったく問題がありません。



第9図 ミューティング回路

第9図にミューティング回路を示します。動作原理は電源ON, OFFにおける安定化前の電源変化分を検出してD<sub>1</sub>~D<sub>4</sub>で整流し、Q<sub>1</sub>, Q<sub>3</sub>がONして、その結果Q<sub>2</sub>, Q<sub>4</sub>がOFFとなり、TAC-395とTAC-393のマトリックス回路へ供給される電源が断たれます。そのためマトリックス回路以前で発生するクリックは出力されません。

この回路はQ<sub>1</sub>とQ<sub>3</sub>のエミッタが結合されているため、Q<sub>1</sub>かQ<sub>3</sub>の一方がON (またはOFF) すれば、もう一方も必ずON (またはOFF) するので、Q<sub>2</sub>Q<sub>4</sub>も同時にOFF (またはON) を開始するため、±B3の電位は良く揃って変化しますからTAC-395の動作が不安定になることはありません。

## 調整

### ●入電前の注意

1. 配線用のコネクタ類は基板に表示されている極性を良く確かめてから間違いなく差し込んでください。
2. ヒューズ(TPS-44内)の交換をした時、基板に印刷表示されている通りの定格のヒューズに間違いなく交換されていることを確かめてください。

### ●入電時の注意

1. 基板の取付けビスを外したまま入電する場合は、スタッド(基板をビス止めしている金属製の足)に絶縁テープを巻くなどして、パターンがショートしない様に注意してください。
2. 各端子の接続に間違いが無いか確かめ、マスターボリュームを最少にしぼってから入電してください。
3. 入電後4~5秒間は出力ミューティング回路が働いているため出力が出ません。

### ●入電後の注意

1. 端子の接続を変えたり、基板の抜き差しをする時は、必ず電源スイッチを切ってから行なってください。
2. トランジスタやダイオードのリードをハンダ付けした直後、各部の調整を行なうのは好ましくありません。

## ■ ANRS回路の調整

ANRS回路の修理をおこなった場合は、必ず次に示す順序で調整をやり直してください。

### 1. 使用器具

低周波発振器 : 100Hz~15KHz 出力 3V以上  
 アッテネーター : -50dB以下まで 0.1dBステップで減衰するもの  
 ACバルボル : 入力インピーダンス 1MΩ以上、フルスケール -60~+20dBm  
 テスター  
 オシロスコープ

### 2. 結線

TDM-27基板を取りはずす

低周波発振器の出力をアッテネーターに入れ、その出力をTP403(TP404)に入れる。

ACバルボルをTP405(TP406)に接続し、バルボルの出力をオシロスコープに接続する。

### 3. 調整

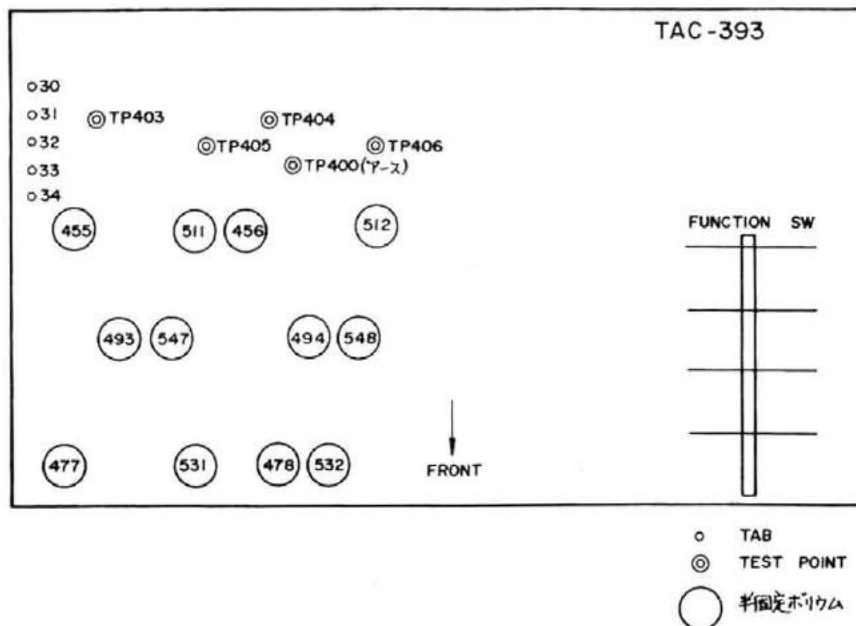
- (1) TDM-27を外した状態で電源を入れる。
- (2) TAC-393のTAB②, シャーシー間に $30 \pm 2$  [V] DCが供給されていることをテスターで確認する。
- (3) 表2に従って、TP403(TP404)に所定のレベルの正弦波を印加した時に、TP405(TP406)の出力が右欄のレベルになる様に各ボリュームを調整する。

表2 ANRSの6点調整

| 調整順序 | 調整箇所          | 入力レベル    | 周波数    | 出力レベル       |
|------|---------------|----------|--------|-------------|
| 1    | VR493 (VR494) | -50.0dBm | 10KHz  | -41.0dBm    |
| 2    | VR477 (VR478) | -30.2dBm | 10KHz  | -9.0dBm     |
| 3    | VR455 (VR456) | -40.2dBm | 10KHz  | -24.0dBm    |
| 4    | VR547 (VR548) | -50.2dBm | 600 Hz | -39.5dBm    |
| 5    | VR531 (VR532) | -30.2dBm | 600 Hz | -9.0dBm     |
| 6    | VR511 (VR512) | -40.0dBm | 600 Hz | -24.0dBm    |
| 7    | 1~6を再度くり返す    |          |        | 0dBm=0.775V |

- (注) ・アースポイントはシャーシーでなく、TP400に取ってください。  
 ・調整順序は正しく守ってください。

- ・ TP405 (TP406) には直流約7.4Vが出ていますので測定時にショートしない様に注意してください。
- ・ 右チャンネルについては (カッコ) 内に示します。



第10図 ANRS回路の調整ポイント

■ 復調回路の調整

復調基板の修理をおこなった場合は必ず次に示す順序で調整を取り直してください。

1. 使用器具

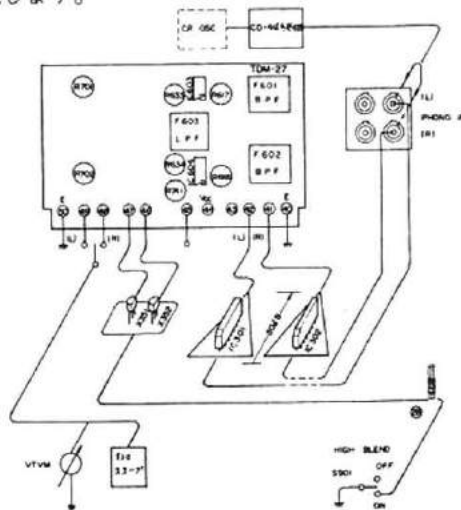
- CD4信号発生器：CD4SG-1 (リーダー電子) 又はMSG-212, MSG-213 (目黒電波)
- ACパルポル : 入力インピーダンス 1MΩ以上
- オシロスコープ: 入力インピーダンス 1MΩ以上

(注2) CD4信号発生器としてMSG-212を使用する場合、もしくはCD4SG-1の内蔵CROSCを使用しない場合は外部変調用の低周波発振器が必要です。

(注3) CD4SG-1の使用法についてはGX-9サービスノート (No.2644, 11頁~16頁) を参照して下さい。

2. 接続

各測定器を第11図の様に接続します。



第11図 TDM-27基板の調整の接続図

(注4) 特に指定のない限り、ハイブレードスイッチ (S901、フロントパネル) はOFFの状態です。

### 3. 調整および確認

#### 〈VCO調整〉

- (1). PHONO入力端子 (L)、(R) に校正された無変調30KHzキャリアー-105dBmを印加する。
- (2). 出力端子④⑨ (L)、④⑩ (R) にて波形を観測し零ビートとなる様に、ボリュームR671 (L)、R618 (R) を調整する。

(注5) キャリアレベルが低いため、ミュート回路が動作しますから、調整時は④⑩端子をGNDへ接地してミュートを解除してください。

#### 〈復調出力レベル調整〉

- (1). PHONO入力端子 (L)、(R) に変調周波数 $f_m=1\text{ KHz}$ 、変調度 $\Delta F=1.3\text{ KHz}$ 、キャリアレベル-50 dBmの被変調信号を印加する。
- (2). 出力端子④⑨ (L)、④⑩ (R) の出力が-30dBmになる様にボリュームR633 (L)、R634 (R) を調整する。

#### 〈ミュートレベル調整および確認〉

- (1). ボリュームR741を右側いっぱいに戻しておく。
- (2). PHONO入力端子 (L)、(R) に $f_m=1\text{ KHz}$ 、 $\Delta F=1.3\text{ KHz}$ 、キャリアレベル-88dBmの被変調信号を印加する。
- (3). 出力端子④⑨ (L) または④⑩ (R) にて波形を観測しながら、ボリュームR741を左に回していき、ミュートが動作し、信号がOFFとなったところで止める。
- (4). ミュートONの状態からキャリアレベルを増加していき、キャリアレベルが-72dBm $\pm 3\text{ dB}$ にてミュートOFFとなることを確認する。

#### 〈DNRS回路調整および確認〉

- (1). PHONO入力端子 (L)、(R) に $f_m=1\text{ KHz}$ 、 $\Delta F=10\text{ KHz}$ 、キャリアレベル-50dBmの被変調信号を印加する。  
(CD4SG-1使用の場合 "DEVIATION/VM" スイッチを8 KHzポジションにし "EXT. LEVEL ADJ" 半固定ボリュームでメーター指示8 KHzになるようにあわせ、更に "EXT. MOD/VM IN" 端子の変調信号レベルを2 dB増加すると $\Delta F=10\text{ KHz}$ の変調度に調整されます。)
- (2). CP609 (Lch、X607ベース)、CP610 (Rch、X608ベース) に、+Vcc (13V) から100K $\Omega$ を介して強制バイアスを印加し、DNRS回路をONさせる。
- (3). CP603 (Lch、X617エミッタ)、CP604 (Rch、X618エミッタ) にて測定し、信号レベルが-15dBmになる様にボリュームR701 (L)、R702 (R) を調整する。

#### 〈復調周波数特性チェック〉

- (1). PHONO入力端子 (L)、(R) に $f_m=1\text{ KHz}$ 、 $\Delta F=1.3\text{ KHz}$ 、キャリアレベル-50dBmの被変調信号を印加し、出力端子④⑨ (L)、④⑩ (R) の信号レベルが-30dBm $\pm 0.5\text{ dB}$ であることを確認する。
- (2). 次に変調周波数を100Hzと10KHzに切替えたときに、出力レベルがそれぞれ -16dBm $\pm 0.5\text{ dB}$ 、-42.5 dBm $\pm 1\text{ dB}$ であることを確認する。
- (3). CP609 (Lch、X607ベース)、CP610 (Rch、X608ベース) に、+Vcc (13V) から100K $\Omega$ を介して強制バイアスを加え、DNRSをONした時、 $f_m=10\text{ KHz}$ 、 $\Delta F=1.3\text{ KHz}$ の時の④⑨ (L)、④⑩ (R) の出力レベルが-51dBm $\pm 2\text{ dB}$ であることを確認する。

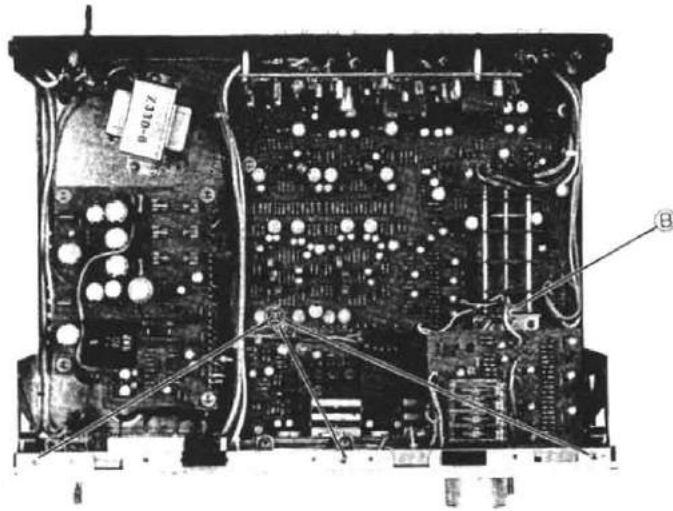
## 取りはずし方、サービスヒント

### ●カバーのはずし方

カバーの両側面のビス各2本ずつを外せばとれます。

### ●フロントパネルのはずし方

- 1) パワースイッチノブ、セパレーションツマミ4個を抜きます。
- 2) ファンクションノブを六角ドライバーで外します。
- 3) 第12図㉔のスクリュー3本、及びパネル底面の対称位置にあるスクリュー3本を外すとパネルは外れます。

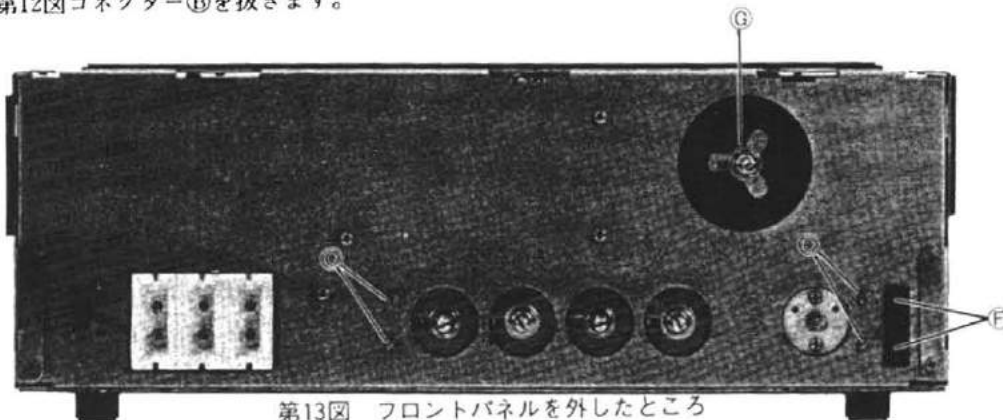


第12図 カバーを外したところ

### ●ディレイ基板 (TAC-394) のはずし方

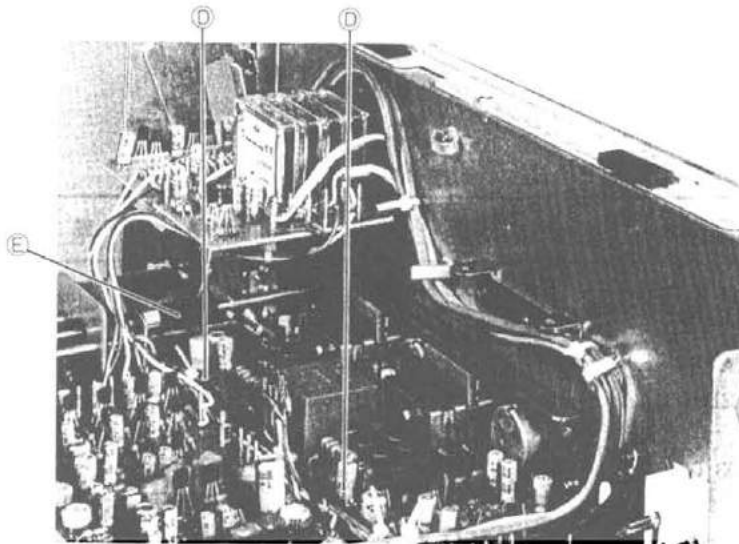
この基板はフロントパネルを外してからはずします。

- 1) 第12図コネクター㉕を抜きます。



第13図 フロントパネルを外したところ

- 2) 第13図㉖のナット4個を外します。
- 3) 第14図㉙のビス2本をはずします。
- 4) 第14図コネクター㉚を抜きます。
- 5) コード類を傷付けないように注意しながら基板を持ち上げる。



第14図 カバーを外して TAC-395, TAC-394 を見る

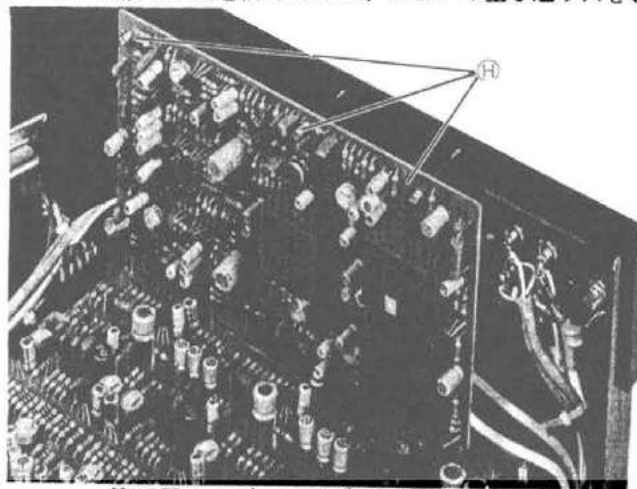
6) ハイブレンドスイッチの基板が引っかかって持ち上げにくい時は、第13図⑤のスクリー 2 本をはずすと上げやすくなります。なお、ハイブレンドスイッチは、はずすと方向を間違いやすいので、必ずワイヤーの付いている方が、正面から見て右側に来る様に取り付けてください。

●ポリウム基板 (TAC-395) のはずし方

- 1) マスターボリュームのツマミを六角ドライバーではずします。
- 2) マスターボリュームをフロントブラケットに固定しているナット第13図④を外します。

●復調基板 (TDM-27) のはずし方

- 1) 第15図ビス⑥3本を外します。
- 2) 下の基板 (TAC-395) の反りに注意しながら上へ引き抜きます。
- 3) 基板を差し込むときには接触不良を防ぐために、Hピンの差し込み口を、ペンチで軽く閉じてください。



第15図 カバーをはずして TDM-27 を見る

●ベース基板 (TAC-339) のはずし方

- 1) 復調基板 (TDM-27) を前述の要領で外します。
- 2) ロータリースイッチとセレクトシャフトを接続しているコネクタをはずします。
- 3) 基板を取り付けているビス9本をはずします。